

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-181698
 (43)Date of publication of application : 30.06.2000

(51)Int.Cl. G06F 9/06
 B60R 16/02
 G06F 12/14

(21)Application number : 10-358983

(71)Applicant : MITSUBISHI ELECTRIC CORP
 MITSUBISHI MOTORS CORP

(22)Date of filing : 17.12.1998

(72)Inventor : MORI KAZUNARI
 KATAYAMA KAZUYORI
 SUMITANI JIRO
 HAYAKAWA MITSURU
 HARA YUSUKE
 ONO YOSHINORI
 KURATANI SHINICHI
 HAYASE KENJI

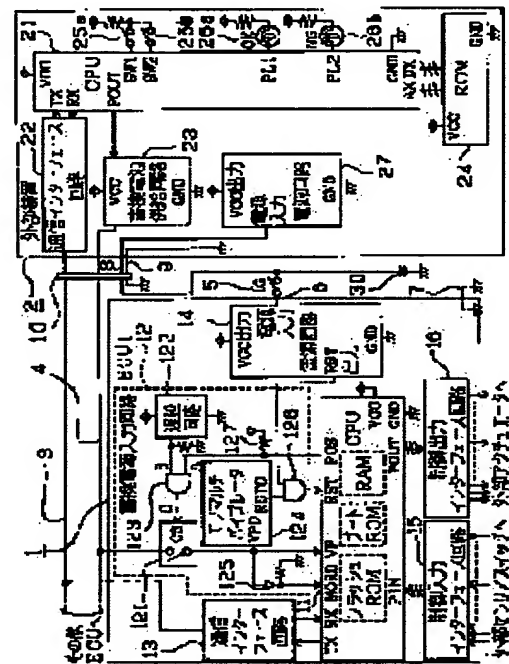
BEST AVAILABLE COPY

(54) CONTROL PROGRAM REWRITING SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To rewrite a control program included in a flash ROM of a specific ECU (engine control unit) and also to prevent a rewriting power supply voltage from being applied to an ECU in a nonconductive state in a configuration where plural ECUs are connected onto the same communication line and onto the same writing power supply line.

SOLUTION: This system is provided with plural CPU mounted electronic controllers 1 for an automobile which is respectively connected to a line 4 of the same power source and a line 3 for communication and an external device 2 which is connected to the lines 4 and 3, supplies power supply for program rewriting to each electronic controller 1 for an automobile through the line 4 and also communicates a rewriting control signal through the line 3, and the controller 1 is provided with rewriting power supply input controlling means 121 and 123 which prohibit the input of power supply for program rewriting from the device 2 when a main power supply is OFF.



LEGAL STATUS

[Date of request for examination]

05.03.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-181698

(P2000-181698A)

(43) 公開日 平成12年6月30日 (2000. 6. 30)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード* (参考)
G 0 6 F 9/06	5 4 0	G 0 6 F 9/06	5 4 0 L 5 B 0 1 7
B 6 0 R 16/02	6 6 0	B 6 0 R 16/02	6 6 0 U 5 B 0 7 6
G 0 6 F 12/14	3 1 0	G 0 6 F 12/14	3 1 0 F

審査請求 未請求 請求項の数 6 O L (全 10 頁)

(21) 出願番号 特願平10-358983

(22) 出願日 平成10年12月17日 (1998. 12. 17)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(71) 出願人 000006286

三菱自動車工業株式会社

東京都港区芝五丁目33番8号

(72) 発明者 森 一功

兵庫県神戸市兵庫区浜山通6丁目1番2号

三菱電機コントロールソフトウェア株式会社内

(74) 代理人 100057874

弁理士 曾我 道照 (外6名)

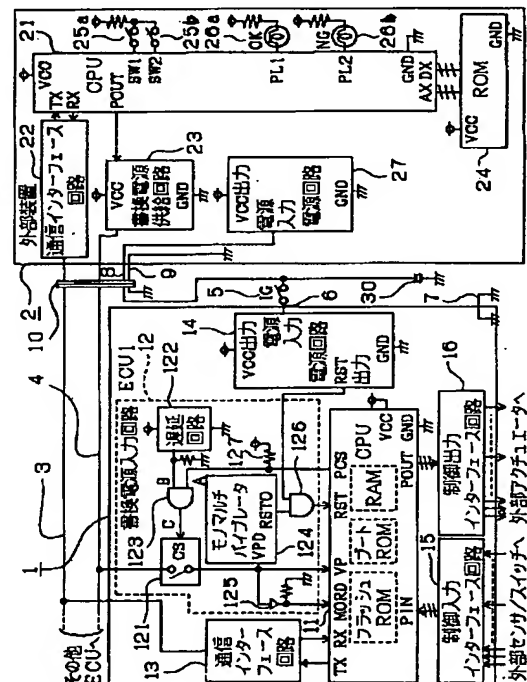
最終頁に続く

(54) 【発明の名称】 制御プログラム書換システム

(57) 【要約】

【課題】 複数のECUが同一通信ライン上に接続され、同一の書換電源ライン上に接続された構成において、特定ECUのフラッシュROM内蔵の制御プログラムを書換えると共に、非通電状態のECUに書換電源電圧が印加されないようにする。

【解決手段】 同一電源ライン4と通信用ライン3にそれぞれ接続されたCPU搭載型の複数の自動車用電子制御装置1と、電源ライン4と通信用ライン3に接続され電源ライン4を通して各自動車用電子制御装置1にプログラム書換用電源を供給し、且つ、通信用ライン3を通して書き換え制御信号の通信を行う外部装置2を備え、自動車用電子制御装置1は主電源OFF時に外部装置2からのプログラム書換用電源の入力を禁止する書換電源入力制御手段121、123を備えている。



【特許請求の範囲】

【請求項1】 同一電源用ラインと通信用ラインにそれぞれ接続されたCPU搭載型の複数の自動車用電子制御装置と、前記電源用ラインと通信用ラインに接続され電源用ラインを通して前記各自動車用電子制御装置にプログラム書換用電源を供給し、且つ、前記通信用ラインを通して書き換え制御信号の通信を行う外部装置を備え、前記自動車用電子制御装置は主電源OFF時に前記外部装置からのプログラム書換用電源の入力を禁止する書換電源入力制御手段を備えたことを特徴とする制御プログラム書換システム。

【請求項2】 書換電源入力制御手段は、各自動車用電子制御装置の制御動作時に前記外部装置からのプログラム書換用電源の入力を禁止することを特徴とする請求項1に記載の制御プログラム書換システム。

【請求項3】 外部装置は自動車用電子制御装置におけるプログラム異常判定時に、自動車用電子制御装置の書換電源入力制御手段を作動させてプログラム書換用電源を入力させるプログラム強制書換手段を備えたことを特徴とする請求項1に記載の制御プログラム書換システム。

【請求項4】 自動車用電子制御装置は通信用ラインを通して外部装置より書換要求信号が入力されると、書換条件成立時に肯定応答を外部装置に送信する信号送信手段を備えたことを特徴とする請求項1に記載の制御プログラム書換システム。

【請求項5】 外部装置は書換要求信号に対する肯定応答を所定時間経過しても受信されなかった時はプログラム異常と判定し、プログラム強制書換手段を作動させる異常判定手段を備えたことを特徴とする請求項3に記載の制御プログラム書換システム。

【請求項6】 外部装置は自動車用電子制御装置に送信した既存のプログラムの消去要求に対する消去終了信号を所定時間経過しても受信されなかった時は書換不能を表示する表示手段を備えたことを特徴とする請求項1に記載の制御プログラム書換システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、車両に搭載する自動車用電子制御装置のフラッシュROMに記憶している制御プログラムの書き換えを行う制御プログラム書換システムに関するものである。

【0002】

【従来の技術】図5は、例えば特開平9-134307号公報に示された従来のフラッシュROM書き換え機能を備えた電子制御装置のメモリ書き換えシステムを示す。図において、20はエンジン制御装置（ECU）、40はエンジン制御装置20に備えたフラッシュROMに対するメモリ書換装置、420は通信ライン440を介してエンジン制御装置20とメモリ書換装置40とを接続する接続用コネクタである。従来のメモリ書換シ

テム60はエンジン制御装置20およびメモリ書換装置40から構成される。

【0003】エンジン制御装置20は、エンジンの運転状態に応じた信号を出力する各種センサからの信号を入力する入力装置80、入力装置80からの信号に基づきエンジンに対する最適切制御量を演算し、その演算結果による制御信号を出力するCPU100、CPU100からの制御信号を受けて、エンジンに取り付けられたインジェクタやイグナイタ等のアクチュエータを駆動する出力回路120、CPU100がエンジンを制御するのに必要な制御プログラムおよび制御データを格納するフラッシュROM140、CPU100が動作するのに必要なプログラムを格納するROM160、CPU100の演算結果等を一時格納するRAM180、メモリ書換装置40との間でシリアルデータ通信を行うための通信装置200とを備えている。

【0004】一方、メモリ書換装置40は、エンジン制御装置20にフラッシュROM140の書き換えを行わせるためのCPU220、CPU220が動作するのに必要なプログラムを格納するROM240、CPU220の演算結果等を一時格納するRAM260、CPU220がエンジン制御装置20との間でシリアルデータ通信を行うための通信回路280、作業者が当該メモリ書換装置40に様々な指示入力を行うための入力装置300、各種メッセージを表示するための表示装置320、エンジン制御装置20のフラッシュROM140に書き込むために用意される新たな制御プログラム及び制御データを記憶する記憶装置340、CPU220と入力装置300、表示装置320、記憶装置340とを接続するインターフェース360を備えている。

【0005】次に動作について説明する。メモリ書換装置40は、作業者によって記憶装置340内に用意された制御プログラムを通信ライン440を介してエンジン制御装置20のフラッシュROM140に送信する前に、その制御プログラムに適合する制御対象を示す識別コードをエンジン制御装置20に送信する。

【0006】エンジン制御装置20のCPU100は、メモリ書換装置40からの識別コードと自己の制御対象を示す識別コードとが一致している場合のみ、フラッシュROM140を書き換えるための書換処理を実行する。

【0007】

【発明が解決しようする課題】従来の装置は以上のように構成されているため、メモリ書換装置とエンジン制御装置は1対1のコマンドレスポンス通信を必要とし、複数のECUが同一通信回線上に接続されている場合では、書換対応が困難であった。

【0008】この発明は上記のような問題点を解消するためになされたもので、複数のECUが同一通信ライン上および同一の書換電源ライン上に接続されている場合

に、特定のECUに内蔵されたフラッシュROMに格納された制御プログラムを書換え、また、非通電状態のECUに書換電源電圧が印加された場合にECUに内蔵された書換制御用のCPUを保護する制御プログラム書換システムに関するものである。

【0009】

【課題を解決するための手段】請求項1の発明に係る制御プログラム書換システムは、同一電源用ラインと通信用ラインにそれぞれ接続されたCPU搭載型の複数の自動車用電子制御装置と、前記電源用ラインと通信用ラインに接続され電源用ラインを通して前記各自動車用電子制御装置にプログラム書換用電源を供給し、且つ、前記通信用ラインを通して書き換え制御信号の通信を行う外部装置を備え、前記自動車用電子制御装置は主電源OFF時に前記外部装置からのプログラム書換用電源の入力を禁止する書換電源入力制御手段を備えたものである。

【0010】請求項2の発明に係る制御プログラム書換システムにおける書換電源入力制御手段は、各自動車用電子制御装置の制御動作時に前記外部装置からのプログラム書換用電源の入力を禁止するものである。

【0011】請求項3の発明に係る制御プログラム書換システムにおける外部装置は、自動車用電子制御装置におけるプログラム異常判定時に、自動車用電子制御装置の書換電源入力制御手段を作動させてプログラム書換用電源を入力させるプログラム強制書換手段を備えたものである。

【0012】請求項4の発明に係る制御プログラム書換システムにおける自動車用電子制御装置は、通信用ラインを通して外部装置より書換要求信号が入力されると、書換条件成立時に肯定応答を外部装置に送信する信号送信手段を備えたものである。

【0013】請求項5の発明に係る制御プログラム書換システムにおける外部装置は、書換要求信号に対する肯定応答を所定時間経過しても受信されなかった時はプログラム異常と判定し、プログラム強制書換手段を作動させる異常判定手段を備えたものである。

【0014】請求項6の発明に係る制御プログラム書換システムにおける外部装置は、自動車用電子制御装置に送信した既存のプログラムの消去要求に対する消去終了信号を所定時間経過しても受信されなかった時は書換不能を表示する表示手段を備えたものである。

【0015】

【発明の実施の形態】実施の形態1. 以下、この発明の実施の形態1を図について説明する。図1は本実施の形態に係る制御プログラム書換システムの全体構成図である。図1において、1は自動車用電子制御装置（以下、ECUと記載する。）を示し、2は外部装置であり、この外部装置2はECU1のフラッシュROMに内蔵された制御プログラムの書換を行う際のコントロールコード、書換データを送受信するための通信機能、及び、フ

ラッシュROM消去機能、書換用電源供給回路を有する。

【0016】ECU1は1チップCPU11を内蔵し、このCPU11の内部には、車両制御及び外部装置2との通信を実行するためのプログラムを格納するフラッシュROMと、フラッシュROM書換用の通信プログラムとフラッシュROM書換実行プログラムを内蔵したブートROMと、制御情報、演算情報を一時的に格納するRAMと、制御信号を入力するための入力ポートPINと、演算結果による制御信号を出力するための出力ポートPOUT、書換許可信号出力ポートPCSと、フラッシュROM内蔵のプログラム書換用電源の入力ポートVP、外部装置2とECU1間で通信を実行するための受信ポートRXおよび送信ポートTX、動作プログラムとしてフラッシュROMか内蔵ブートROMかを選択するための入力ポートMODEを内蔵している。

【0017】また、ECU1は書換電源入力回路12を内蔵し、この書換電源入力回路12は外部装置2から供給される書換電源の供給/遮断を制御し、CPU11内部のブートROM内蔵プログラムを起動するための信号を生成する。そして、書換電源入力回路12は、入力ポートCSの入力論理レベルによって、ON/OFFしてCPU11に対する書換電源電圧を供給/遮断するためのスイッチ回路121、ECU電源検出遅延出力回路122、CPU11からの書換許可信号とECU電源検出遅延出力回路122の信号との論理積を行いスイッチ回路121の制御信号を生成するANDゲート回路123、書換電源電圧がCPU11のVPポートに供給された際に、ブートROM内蔵プログラムを起動するために一定期間のリセットパルス信号を生成するモノマルチバイブレータ124、書換電源電圧がCPU11のポートVPに供給されると同時にポートMODEに信号を供給し、モノマルチバイブレータ124の立ち上がり信号と同期することによってCPU内部のブートROM内蔵プログラムを起動するためのインターフェース回路125、電源回路14からのパワーオンリセット信号と、モノマルチバイブレータ124からのリセット信号の論理積出力を行い、CPU11のポートRSTに信号を供給するためのANDゲート回路126を備えている。尚、127は書換許可信号出力ポートPCSに接続される電源VCCのプルアップ抵抗を示す。

【0018】更に、ECU1は、外部装置2とECU1が通信を行う際の電氣的信号レベルを整合させるための通信インターフェース回路13、車両搭載のバッテリー30より供給される電源電圧から、ECU1を動作させるのに必要とする定電圧を生成する電源回路14、ECU1が制御を行う際に入力情報として各種センサ、スイッチ情報から得られる電氣的信号をCPUの入力信号レベルに変換するための制御入力インターフェース回路15、ECU1が制御の演算結果である各種アクチュエー

タを駆動するための出力信号を、アクチュエータ駆動信号レベルに変換するための制御出力インターフェース回路16を備えている。

【0019】外部装置2はCPU21を内蔵しており、このCPU21内部には、ECU1に内蔵されたCPU11のフラッシュROM書換対応に必要な通信プログラムを記憶したROMおよび制御情報、演算情報を一時的に記憶するRAMを内蔵すると共に、書換電源供給回路23の制御を行う出力ポート、外部スイッチ信号入力ポート、外部装置2とECU1間で通信を実行するための受信ポートRXおよび送信ポートTX、書換対象フラッシュROMに転送するプログラムを記憶したROM24との接続ポートAX、DXを内蔵する。

【0020】また、外部装置2は、外部装置2とECU1が通信を行う際の電気的信号レベルを整合するための通信インターフェース回路22、CPU21によって出力が制御されてECU1内部のCPU11に供給する書換電源供給回路23、ECU1内部のCPU11に内蔵されたフラッシュROMに書き込まれるプログラムコードを内蔵したROM24を備えている。

【0021】尚、CPU21に設けられた外部スイッチ25a、25bは外部装置の書換動作を許可するための外部スイッチを示し、具体的には外部スイッチ25aは標準書換開始用であり、外部スイッチ25bは強制書換開始用である。強制書換は、ECU1内部CPU11のプログラムが異常な状態にある場合に強制的に書換を実行する際に使用する。

【0022】また、CPU21に設けられたパイロットランプ26a、26bは書換終了結果を示すパイロットランプであり、具体的にはパイロットランプ26aは書換正常終了時に点灯し、パイロットランプ26bは書換不可能時に点灯する。外部装置2に内蔵された電源回路27は車両に搭載されたバッテリー30から電圧を供給され、外部装置2を動作させるのに必要な定電圧を生成する。

【0023】接続用コネクタ10を通して外部装置2とECU1間に接続されたラインは外部装置2とECU1間で通信インターフェース回路22、13を通して通信を行うための通信ライン3を示し、同じく接続用コネクタ10を通して外部装置2とECU1間に接続されたラインは外部装置2の書換電源供給回路23よりECU1内部の書き換え電源入力回路12を通してCPU11に書換電源を供給するための電源ライン4を示す。

【0024】外部装置2より接続用コネクタ10を通してECU1側に引き出されたライン8は外部装置2を動作させるためにバッテリー30より外部装置2に内蔵された電源回路27の電源入力端子に電源を供給する電源ライン8である。この電源ライン8は負側が接地されたバッテリー30の正側に接続され、正側はIG（イグニッション）スイッチ5を通し、電源ライン6によりECU1

に内蔵された電源回路14の電源入力端子に接続される。

【0025】IGスイッチ5はECU1に電源を供給/遮断するために使用するスイッチを示し、IGスイッチ5がONの時のみECU1は制御動作可能となる。7はECU1のGNDラインを示す。9は外部装置2のGNDラインを示す。外部装置2のGNDライン9は、ECU1のGNDライン7と同一電位にある。

【0026】次に本実施の形態の動作の詳細説明を図1～3を用いて説明する。図2はCPU11に内蔵されたフラッシュROM11の内蔵プログラムの書換を実行する際の手順を示し、図3は書換実行時の時系列図を示す。

【0027】初めに、ECU1の動作について説明する。図3において、先ず、IGスイッチ5をONすると電源回路14が起動し、バッテリー電圧をECU1内部回路の動作に必要な安定化電圧に変換し、安定化電圧をVCC出力端子から出力する。

【0028】その後、期間T1後に電源回路14のポートRSTから論理1信号を出力し、またモノマルチバイブレータ124のポートRSTOからも同じく論理1信号を出力することにより、ゲート126の出力信号が論理0から論理1に変化し、CPU11のポートRSTの入力信号が論理0から論理1に変化することによって、CPU11内部のフラッシュROM内蔵プログラムが起動する。

【0029】CPU11の書換許可信号出力用のポートPCSには、電源VCCに接続されたプルアップ抵抗127により、論理1の信号が供給されているため、プログラム動作によってポートPCSより論理0出力を行うまでは、論理1の信号がゲート123のポートAに供給される。

【0030】もしも、プログラムが異常状態となった場合は、期間T3後に電源検出遅延出力回路122からの出力が論理1となるため、ゲート123の論理積結果出力Cが1となり、スイッチ回路121のCS入力論理1となることによって、スイッチ回路121の内部スイッチがONとなり、ECU1内部で、書換電源の通電許可状態となる。従って、CPU11内部プログラムが異常状態であってもフラッシュROM内蔵プログラムの書換が実行可能となる。

【0031】図2のステップS51においてCPU11内蔵プログラムが正常かどうかを判定し、正常であれば、ステップS52に移行する。ステップS52では制御を実行する上で必要なCPU11内部レジスタ類、RAMデータの初期設定を実行する。

【0032】次に、ステップS53においてCPU11の書換許可信号出力用のポートPCSから論理0の出力を行うが、ステップS53は図3のT2期間後の出力状態を示しており、期間T3以後に電源検出遅延出力回路

122から論理1の出力がゲート123のポートBに供給されるが、既にポートAには論理0の信号が供給されているため、ゲート123の論理積出力結果Cが0となり、スイッチ回路121のCS入力が論理0となることによって、スイッチ回路121内部スイッチがOFFとなり、ECU1内部で、書換電源の通電を禁止する状態となる。

【0033】従って、今後、通信手段を使用してECU1に書換要求信号が送られてくるまでは書換禁止状態となり、誤ってECU1内部のフラッシュROM内蔵プログラムを書き換えられることを防止する。

【0034】次に、ステップS54において制御を実行する上で必要な入力情報をCPU11内部ポートPINから取り込み、内蔵RAMに記憶する。次に、ステップS55において内蔵RAMに記憶された入力情報をベースにして、制御を実現するための各種演算処理を実行する。次に、ステップS56において、ステップS55で得られた各種演算結果をCPU11内部ポートPOUTに出力する。次に、ステップS57において、通信手段を用いて外部装置2からのフラッシュROM内蔵プログラム書換要求を受信したかどうかを判定し、書換要求がなければステップS53にもどり、上述のステップS53からS56を繰り返して実行し、書換要求があれば、ステップS58に移行する。次に、ステップS58において、書換要求に対する肯定応答を外部装置2に通信手段を用いて返信する。次に、ステップS59において、制御停止処理を実行し、フラッシュROMに内蔵されたプログラムの書換待ち状態とする。次に、ステップS60において、CPU11の書換許可信号出力用のポートPCSから論理1の出力を行い、電源検出遅延出力回路122からの出力は論理1であることから、ゲート123の論理積結果出力Cが1となり、スイッチ回路121のCS入力が論理1となることによって、スイッチ回路121内部スイッチがONとなり、ECU1内部で、書換電源の通電許可状態となる。

【0035】次に、ステップS61においてCPU11内部のブートROMに記憶されたプログラム（以後、ブートプログラムと称する）の起動待ち状態となる。ブートプログラムの起動は、CPU11のポートMODEの入力論理が論理1、すなわち、外部装置2からの書換電源が供給された状態で、ポートRSTの入力論理が0から1に変化した場合に起動される。スイッチ回路121の内部スイッチがON状態において、外部装置2から書換電源が供給されるとCPU11のポートMODE、VP共に論理1となると同時にモノマルチバイブレータ124にも論理1の信号が供給され、モノマルチバイブレータ124から論理1→論理0→論理1の変化を示す一過性のパルス信号を出力し、CPU11のポートRSTに本パルス信号が供給される。従って、本手順によって、CPU11内部のブートプログラムが起動されるこ

とになる。

【0036】次に、ステップS63においてフラッシュROM内蔵プログラムの消去要求待ち状態となり、通信手段を用いて消去要求を受信すると、ステップS64に移行する。次に、ステップS64においてフラッシュROM内蔵プログラムの消去をCPU11内部ブートプログラムが実行する。プログラムの消去、書換の電源はポートVPから供給される書換電源を使用する。本CPU11内部のブートプログラムはフラッシュROM内部には格納されていないため、消去の実行によって損壊することはない。次に、ステップS65において、フラッシュROMの全プログラム領域が消去されたかを判定する。消去が完了していれば、ステップS66に移行する。次に、ステップS66においてフラッシュROM内蔵プログラムの消去が終了したことを、通信手段を用いて書換装置である外部装置2に返信する。

【0037】次に、ステップS67においてフラッシュROM内部にプログラムの書き込みを実行する。書換データは、通信手段によって書換装置から送信されてくるデータを受信し、順次書き込み実施する。ステップS68において、フラッシュROMの書換用データ受信が終了したかどうかを判定し、終了していなければ、再びステップS67を実行する。ステップS68において、書換終了信号を受信すると、ステップS69に移行する。次に、ステップS69において書換終了信号に対する応答を送信し、ステップS70に移行する。ステップS70ではフラッシュROM内蔵プログラムの再起動を待つために、リセット入力待ち状態となる。リセット入力を実行されると、再びステップS50に戻る。

【0038】引き続き、外部装置2の動作について説明する。外部装置2が起動後、ステップS1において、標準書換実行を行うため、スイッチ25aをONし、ON信号を外部装置2内部のCPU21が認識すると、ステップS2において、フラッシュROM書換要求信号を通信手段を用いてECU1に送信する。

【0039】次に、ステップS3において、フラッシュROM書換要求信号に対するECU1からの肯定応答待ちの状態となる。肯定応答を受信した場合は、ステップS4に移行し、CPU21のポートPOUTに論理1の出力を行い、ECU1に対する書換電源出力をONする。

【0040】ステップS3にて、肯定応答を受信しない場合には、ステップS12にて受信待ちの時間切れを判断し、時間切れでなければ、ステップS3に戻る。時間切れであればステップS13に移行し、ステップS13にて書換不可能表示をパイロットランプ26bに表示出力する。

【0041】ステップS14にて強制書換実行を行うため、スイッチ25bをONし、ON信号を外部装置2内部のCPU21が認識すると、ステップS15に移行

し、CPU21のポートPOUTに論理1の出力を行い、ECU1に対する書換電源出力をONする。次に、CPU21のポートPOUTからの論理1出力の後にステップS5において、通信手段を用いてフラッシュROM内蔵プログラムの消去要求をECU1に送信する。次に、ステップS6において、ECU1からフラッシュROM内蔵プログラムの消去終了応答の受信待ちを行い、消去終了応答を受信すると、ステップS7に移行し、受信していない場合にはステップS16に移行する。ステップS16にて受信待ちの時間切れを判断し、時間切れでなければ、ステップS6に戻る。時間切れであればステップS17に移行し、ステップS17にて書換不可能表示をパイロットランプ26bに表示出力する。

【0042】次に、ステップS7において、フラッシュROM内蔵プログラムデータを通信手段を用いて送信し、ステップS8にてデータ送信が全て終了したかどうかを判断し、終了していなければステップS7に戻り、次のプログラムデータを送信する。データ送信が全て終了した場合には、ステップS9に移行する。次に、ステップS9において、フラッシュROM内蔵プログラムの書換終了信号を通信手段を用いてECU1へ送信する。次に、ステップS10において、外部装置2の書換終了信号に対するECU1からの書換終了応答受信待ちとなり、書換応答を受信するとステップS11に移行する。ステップS11において、書換終了表示をパイロットランプ26aに表示出力する。

【0043】実施の形態2. 尚、上記実施の形態1において、ECU1は電源電圧検出遅延出力回路122の遅延出力と書換許可信号との論理積を用いてスイッチ回路121のON/OFFを行っていたが、スイッチ回路121のON/OFF制御をCPU11と別の内蔵CPUの制御で行うことにより、実施の形態1と同等の効果をj得ると共に回路構成を簡易化することができる。

【0044】以下、本実施の形態を図4について、実施の形態1からの変更点を説明する。図において、130は実施の形態1における電源検出遅延出力回路122、ゲート123、モノマルチバイブレータ124の機能を包括したCPU130である。

【0045】次に、本実施の形態の動作の詳細について説明する。ECU1内部の電源VCCが立ち上がり後、CPU130はポートRSTOから論理1の信号を出力する。図3の期間T3を超えてもポートCSIの入力信号が論理1を継続した場合、CPU130はCPU11が異常状態と判断し、ポートCSOに論理1の信号を出力し、スイッチ回路121のポートCSの入力論理が論理1となることにより、スイッチ回路121内部のスイッチをON状態とする。

【0046】従って、外部装置2から書換電源電圧をECU1内部のCPU11に供給可能となる。次に外部装置2から書換電源電圧が供給され、インターフェース回

路125からの出力信号が論理1となると、CPU130のポートVPDへ論理1の信号が供給され、本信号の検出と同時にCPU130はポートRSTOに一定期間のバルス信号すなわち、論理1→論理0→論理1を出力し、CPU11の内部動作プログラムをブートプログラムに切り換える。

【0047】以下、書換動作については、図2のステップS63以降と同じである。CPU11が正常動作を行っている場合においては、図3の期間T2後、CPU11のポートPCSから論理0の信号を出力し、CPU130のポートCSIの入力信号が論理0となることによりCPU130は、ポートCSOに論理0の信号を出力する。スイッチ回路121のポートCSには論理0の信号が入力されるため、スイッチ回路121内部のスイッチはOFF状態となり、外部装置2からの書換電源電圧はCPU11に供給されない。

【0048】CPU11のポートPCSから論理1の信号が出力されると、CPU130のポートCSIに論理0の信号が供給され、CPU130はポートCSOに論理1の信号を出力し、スイッチ回路121のポートCSの入力論理が論理1となることにより、スイッチ回路121内部のスイッチをON状態とする。

【0049】従って、外部装置2から書換電源電圧をECU1内部のCPU11に供給可能となる。次に外部装置2から書換電源電圧が供給され、インターフェース回路125からの出力信号が論理1となると、CPU130のポートVPDへ論理1の信号が供給され、本信号の検出と同時にCPU130はポートRSTOに一定期間のバルス信号すなわち、論理1→論理0→論理1を出力し、CPU11の内部動作プログラムをブートプログラムに切り換える。以下、書換動作については、図2のステップS63以降と同じである。

【0050】実施の形態3. 尚、上記各実施の形態では、フラッシュROM内蔵プログラムの書換に書換電源を外部から供給することを必要としたが、書換電源用の別電源を必要としないCPUについては実施の形態1のCPU11のポートVPへの接続ラインを削除するだけで上記実施例と同等の効果をj得ることが可能である。

【0051】

【発明の効果】請求項1の発明によれば、同一電源用ラインと通信用ラインにそれぞれ接続されたCPU搭載型の複数の自動車用電子制御装置と、前記電源用ラインと通信用ラインに接続され電源用ラインを通して前記各自動車用電子制御装置にプログラム書換用電源を供給し、且つ、前記通信用ラインを通して書き換え制御信号の通信を行う外部装置を備え、前記自動車用電子制御装置は主電源OFF時に前記外部装置からのプログラム書換用電源の入力を禁止する書換電源入力制御手段を備えたので、非通電状態の自動車用電子制御装置に書換用電源電圧が外部装置より送られた場合でもCPUを保護するこ

とができるという効果がある。

【0052】請求項2の発明によれば、書換電源入力制御手段は各自動車用電子制御装置の制御動作時に前記外部装置からのプログラム書換用電源の入力を禁止するようにしたので、制御プログラムの保護を計ることができるという効果がある。

【0053】請求項3の発明によれば、外部装置は自動車用電子制御装置におけるプログラム異常判定時に、自動車用電子制御装置の書換電源入力制御手段を作動させてプログラム書換用電源の入力させるプログラム強制書換手段を備えたので、異常プログラムにより制御動作が暴走することを阻止できるという効果がある。

【0054】請求項4の発明によれば、自動車用電子制御装置は通信用ラインを通して外部装置より書換要求信号が入力されると、書換条件成立時に肯定応答を外部装置に送信する信号送信手段を備えたので、不用意に書換電源電圧が印加されることがなく制御プログラムの保護を計ることができるという効果がある。

【0055】請求項5の発明によれば、外部装置は書換要求信号に対する肯定応答を所定時間経過しても受信されなかった時はプログラム異常と判定し、プログラム強制書換手段を作動させる異常判定手段を備えたので、自動車用電子制御装置は特にプログラム異常を監視する必要がないためソフトウェアの負担を軽減できるという効果がある。

【0056】請求項6の発明によれば、外部装置は自動車用電子制御装置に送信した既存のプログラムの消去要

求に対する消去終了信号を所定時間経過しても受信されなかった時は書換不能を表示する表示手段を備えたので、ユーザにとっての使い勝手が向上するという効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による外部装置とECU間の通信ライン接続状況と、ECU内部回路のブロック図を示す。

【図2】 この発明の実施の形態によるECU内部のフラッシュROM内蔵プログラムの書換手順であるフローチャートを示す。

【図3】 この発明の実施の形態によるECU内部のフラッシュROM内蔵プログラムの書換手順の時系列図を示す。

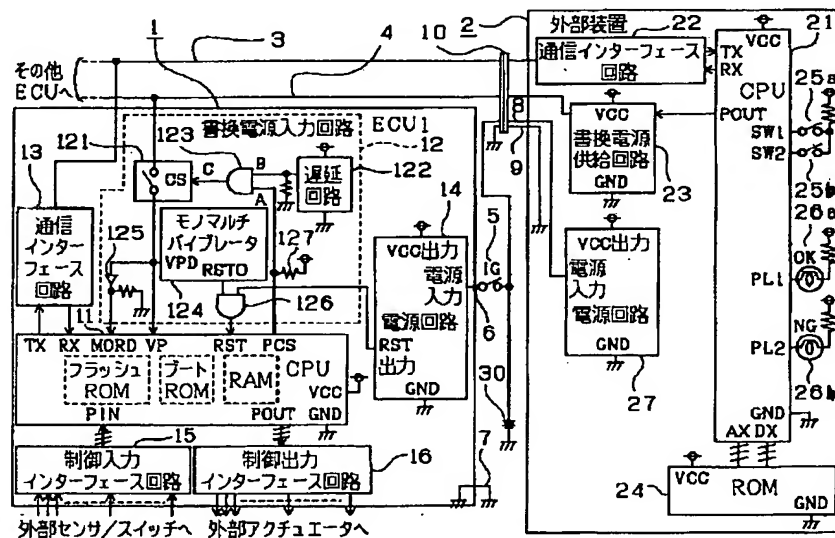
【図4】 この発明の他の実施の形態による外部装置とECU間の通信ライン接続状況と、ECU内部回路のブロック図を示す。

【図5】 従来のメモリ書換装置とECU間の通信ライン接続状況と、ECU内部回路ブロック図を示す。

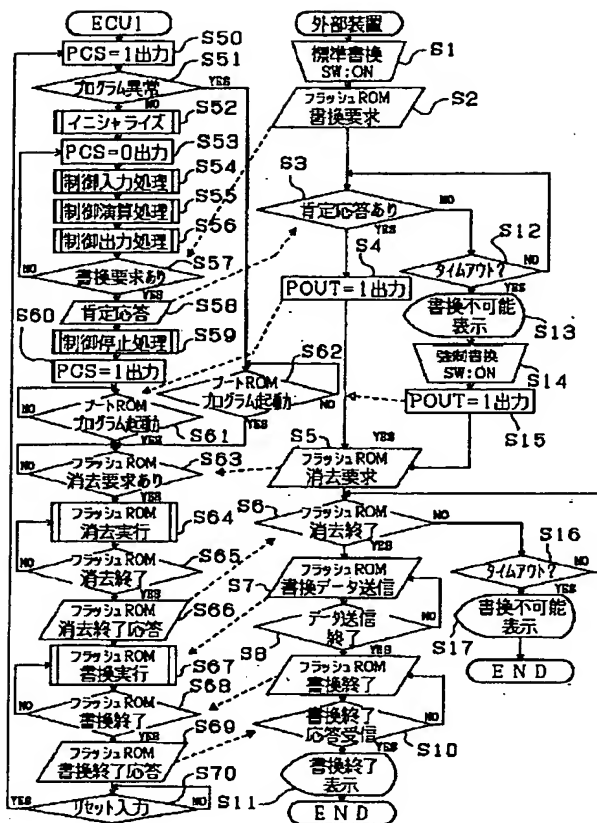
【符号の説明】

1 ECU、2 外部装置、3 通信ライン、4 書換電源ライン、5 IGスイッチ、6、8 電源ライン、11、21、130 CPU、12 書換電源入力回路、13、22 通信インターフェース回路、23 書換電源供給回路、26a、26b パイロットランプ、121 スイッチ回路、122 電源検出遅延出力回路。

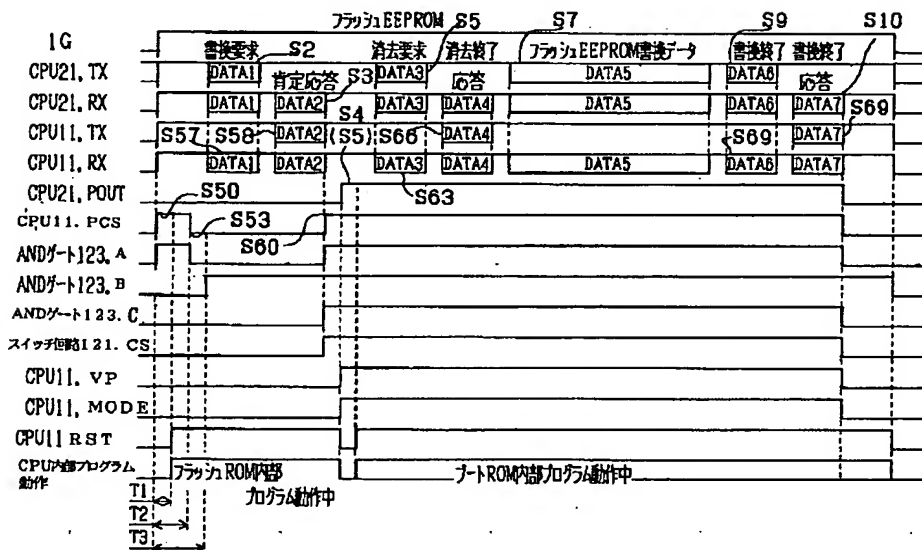
【図1】



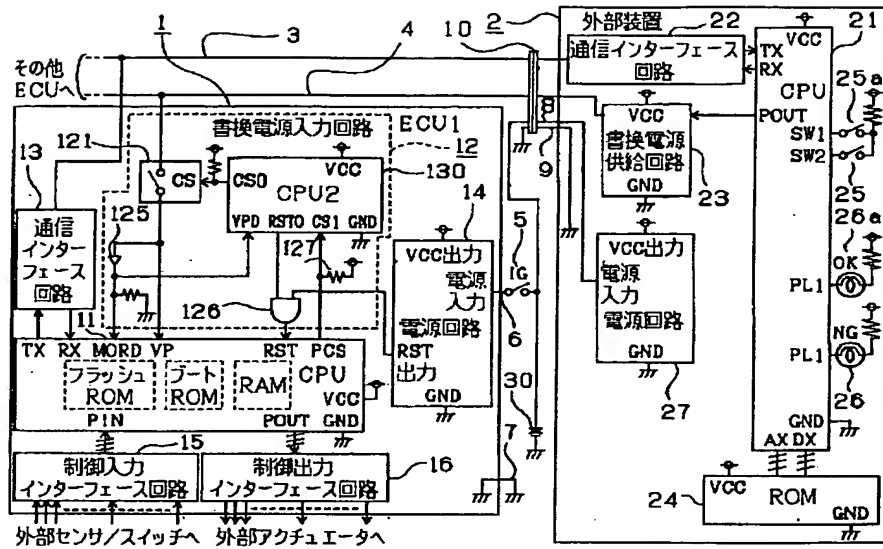
【図2】



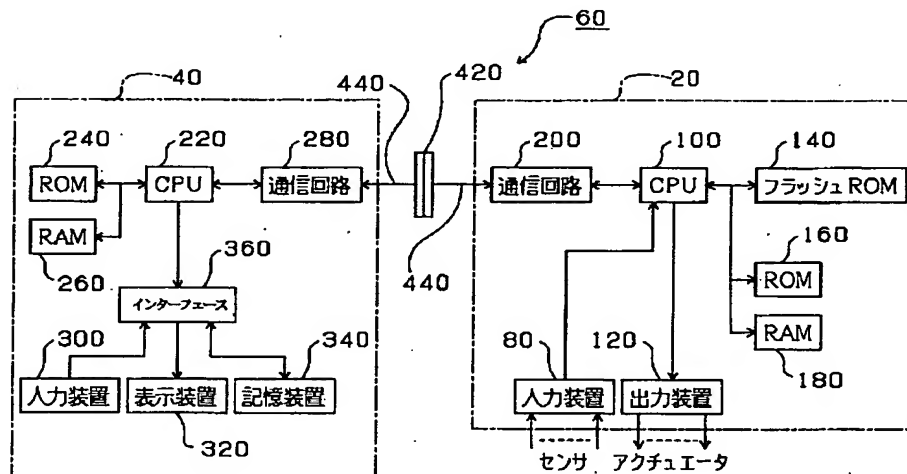
【図3】



【図4】



【図5】



フロントページの続き

(72)発明者 片山 和頼
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 隅谷 次郎
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 早川 満
兵庫県神戸市兵庫区浜山通6丁目1番2号
三菱電機コントロールソフトウェア株式
会社内

(72)発明者 原 祐輔
東京都港区芝五丁目33番8号 三菱自動車
工業株式会社内

(10) 100-181698 (P2000-'98)

(72) 発明者 大野 佳紀
東京都港区芝五丁目33番8号 三菱自動車
工業株式会社内

(72) 発明者 鞍谷 真一
東京都港区芝五丁目33番8号 三菱自動車
工業株式会社内

(72) 発明者 早瀬 憲児
東京都港区芝五丁目33番8号 三菱自動車
工業株式会社内

F ターム(参考) 5B017 AA02 BB03 CA12
5B076 EB03

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.